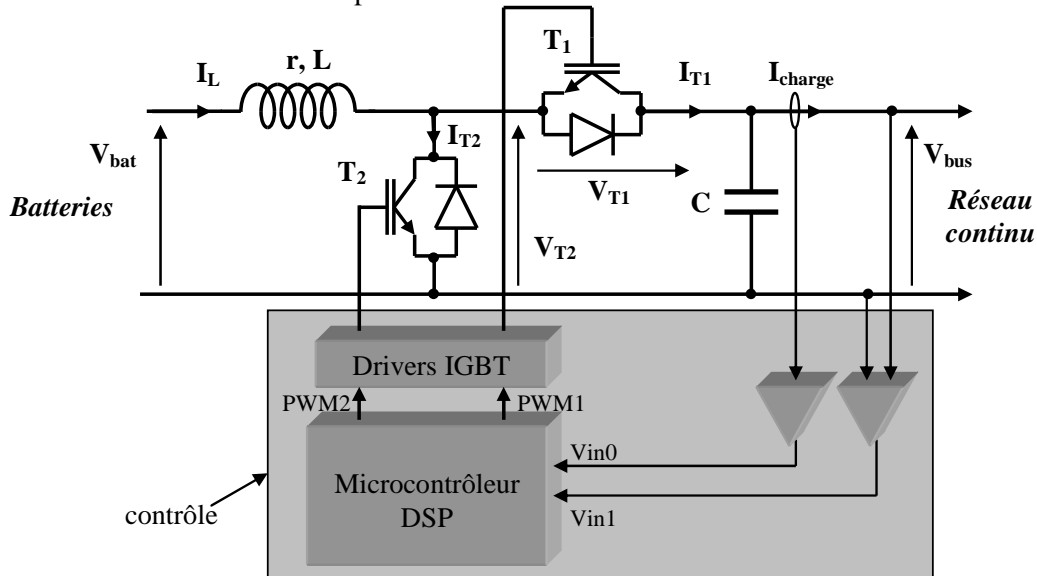


Médian TR57-MC71

Contrôle du bus continu d'un véhicule électrique alimenté par batteries

Les batteries d'un véhicule électrique sont reliées au réseau de bord continu par l'intermédiaire d'un hacheur boost réversible en courant comme l'illustre la figure ci-dessous. Le contrôleur est un DSP TMS320LF2407A cadencé à $F_{cpu}=40\text{MHz}$. Le courant de charge I_{charge} et la tension du réseau V_{bus} sont mesurés par l'intermédiaire de conditionneurs dans le but de réaliser leur asservissement. Les transistors T1 et T2 sont commandés par les sorties PWM1 et 2 respectivement qui sont complémentaires entre-elles avec temps morts.



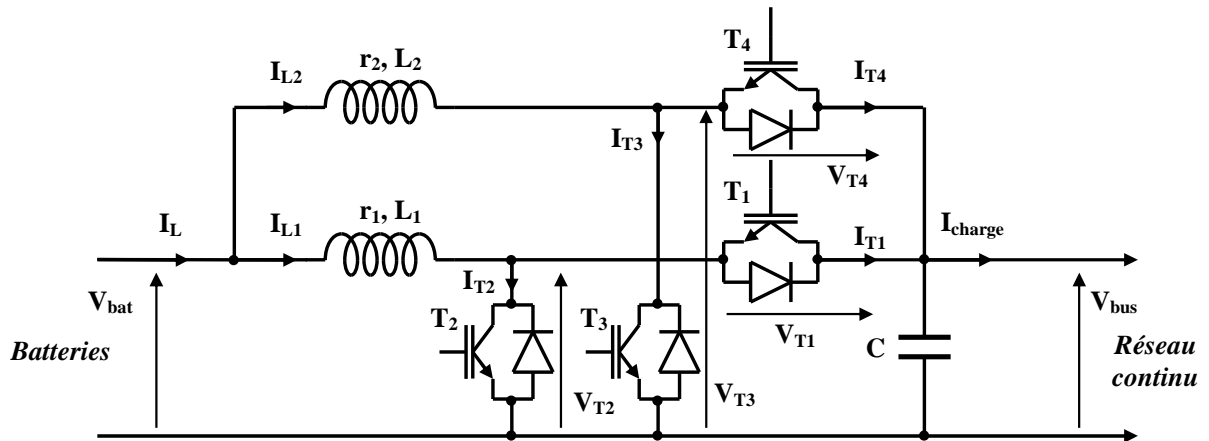
- 1 Compléter la figure 1 du document réponse en régime permanent du convertisseur et en conduction continue (V_{bus} constante et $I_L > 0$ à moyenne constante) en négligeant les temps morts et la résistance de la self ($r=0$).
- 2 Exprimer dans ces conditions la tension V_{bus} en fonction de V_{bat} et du rapport cyclique α défini dans le document réponse.
- 3 On désire fixer la fréquence de commutation (fréquence de la PWM) à 20 kHz. Déterminer T1PR la valeur de la période du compteur PWM, lorsque le comptage est cadencé à 40 MHz.
- 4 Déterminer l'expression de CMPR1 en fonction de T1PR, V_{bat} et V_{bus_ref} (consigne de V_{bus}).
- 5 Indiquer quelles sont les bornes de validité de la consigne de tension V_{bus_ref} selon l'expression de CMPR1.
- 6 Les temps morts sont définis par la période de comptage DBT en mode comptage continu d'un compteur de 4 bits (comptage en dents de scie). Déterminer DBT et le facteur de division de l'horloge F_{cpu} DBTPS permettant de configurer les temps morts à $3\mu\text{s}$ (DBTPS = 1, 2, 4, 8 ou 32).
- 7 Représenter schématiquement (sans respecter l'échelle des temps) les signaux PWM1, PWM2 et le signal PWM théorique lorsque l'on tient compte des temps morts.
- 8 Le courant I_{charge} et la tension V_{bus} sont mesurés par l'intermédiaire de capteurs et conditionneurs. Les tensions mesurées par le module ADC (10 bits) du DSP sont comprises entre 0 et 3.3V et s'expriment de la manière suivante :

$$V_{in0} = K_0 \cdot I_{charge} + 1.65$$

$$V_{in1} = K_1 \cdot V_{bus}$$

Exprimer les résultats de conversion correspondants N_0 en fonction de K_0 et I_{charge} , et N_1 en fonction de K_1 et V_{bus} .

- 9 Les grandeurs I_{charge} et V_{bus} réelles sont exprimées après conversion analogique numérique par les variables virgule fixe (entières) $I_{\text{c_dsp}}$ et $V_{\text{bus_dsp}}$. Définir les relations liant $I_{\text{c_dsp}}$ à I_{charge} et $V_{\text{bus_dsp}}$ à V_{bus} permettant de choisir le plus judicieusement la résolution en virgule fixe.
- 10 On associe maintenant une deuxième cellule de commutation pour constituer le hacheur boost entrelacé à 2 bras de la figure ci-dessous ($L_1=L_2=L$). Compléter la figure 2 du document réponse en se plaçant dans les mêmes conditions de la question 1.



- 11 Donner la relation entre CMPR1 et CMPR2 permettant de respecter la condition $\alpha_1=\alpha_2$.
- 12 Exprimer CMPR2 en fonction de $T_{1\text{PR}}$, V_{bat} et $V_{\text{bus_ref}}$.
- 13 Commenter les avantages de la structure entrelacée par rapport à la structure non entrelacée à valeurs moyennes égales du courant I_L .

Nom :
 Prénom :
 UV :

Document réponse

Figure 1

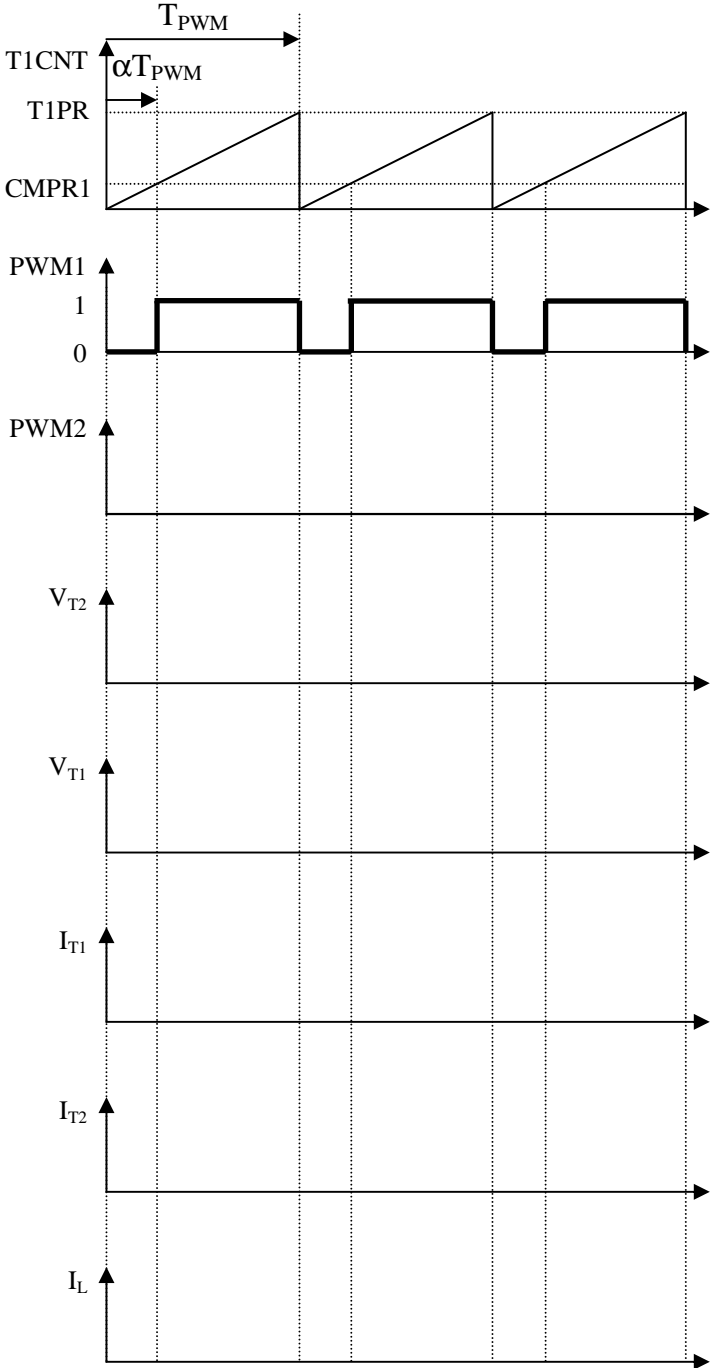


Figure 2

